

RÉPUBLIQUE FRANÇAISE

INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE

PARIS

① N° de publication :
(A n'utiliser que pour les
commandes de reproduction).

2 480 034

A1

**DEMANDE
DE BREVET D'INVENTION**

②

N° 80 07648

⑤④ Procédé de fabrication et de montage d'une pastille semi-conductrice et structure obtenue.

⑤① Classification internationale (Int. Cl.³). H 01 L 21/70, 21/78, 21/88.

②② Date de dépôt..... 4 avril 1980.

③③ ③② ③① Priorité revendiquée :

④① Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 41 du 9-10-1981.

⑦① Déposant : Société dite : THOMSON-CSF, société anonyme, résidant en France.

⑦② Invention de : Yoland Collumeau.

⑦③ Titulaire : *Idem* ⑦①

⑦④ Mandataire : Thomson-CSF, Michel de Beaumont, SCPI,
173, bd Haussmann, 75360 Paris Cedex 08.

La présente invention concerne une structure de connexion d'une électrode principale d'un dispositif semiconducteur de type planar ou mesa ainsi qu'un procédé de fabrication et de montage d'une pastille semiconductrice. La présente invention s'applique plus particulièrement aux dispositifs semiconducteurs de puissance.

Dans un dispositif semiconducteur, pour établir un contact avec une couche semiconductrice superficielle, on revêt la couche ou la portion de couche avec laquelle on souhaite établir ce contact d'une métallisation généralement formée par dépôt sous vide d'un ou plusieurs métaux pour établir une surface équipotentielle. Une électrode est ensuite associée à cette métallisation. Néanmoins, dans le cas où l'électrode en question est l'une des électrodes de courant principal d'un dispositif de puissance, la métallisation seule ne permet pas de réaliser une bonne surface équipotentielle et l'emploi d'un seul fil de connexion ne suffirait pas à assurer une répartition homogène du courant dans toute la section active du dispositif. On est donc amené à utiliser une pièce métallique d'une épaisseur notable recouvrant sensiblement toute la surface de la métallisation que l'on veut contacter. L'un des procédés pour atteindre ce résultat consiste à déposer au-dessus de la métallisation une couche d'un métal tel que de l'argent, par voie électrolytique. Il se forme alors au-dessus de la métallisation un bouton conducteur pouvant servir de surface équipotentielle et avec lequel on vient reprendre un contact au moyen d'un fil d'électrode ou d'un disque métallique servant de radiateur.

Le procédé décrit précédemment pose des difficultés dans le cas où la couche semiconductrice avec laquelle on veut établir la connexion a été obtenue par le procédé planar, c'est-à-dire que cette couche a été

obtenue par diffusion d'un dopant à travers un masque d'oxyde qui demeure ensuite en place. En effet, le bouton d'argent obtenu par croissance électrolytique a tendance à déborder latéralement au-dessus de la couche d'oxyde et au-dessus de la jonction. Il s'ensuit une dégradation de la fiabilité du composant liée à des risques de claquage et à des risques de dérives ioniques dans la couche de silice, provoquant des courants de fuite et une réduction de la valeur de la tension d'avalanche.

Ainsi, une autre technique pour établir un contact avec un composant semiconducteur de type planar est actuellement couramment utilisée industriellement et va être décrite ci-après en relation avec les figures 1 et 2 qui illustrent le cas particulier où la structure semiconductrice est une diode planar de configuration carrée. Cette diode comprend un substrat 1, par exemple de type N dans lequel est formée par diffusion à travers les ouvertures d'un masque 2, une couche 3 de type P. La face inférieure uniforme de la diode repose sur un support ou boîtier 4 auquel elle est soudée par l'intermédiaire d'une préforme de soudure 5. La surface de la couche 3 est revêtue d'une métallisation déposée sous vide 6 constituée éventuellement d'un empilage de plusieurs métaux. Une crosse 7 constituée d'un fil rond 8 aplati et tordu dans sa partie aplatie par exemple de la façon illustrée en 9 dans les figures 1 et 2 ci-jointes, constitue une électrode venant appuyer sur la métallisation 6. La crosse est soudée à la métallisation 6. Ceci peut être réalisé par exemple en revêtant initialement de soudure cette crosse, puis en procédant à une étape thermique.

Pour mieux faire ressortir les avantages et les inconvénients de ce procédé de l'art antérieur, il est utile de rappeler des ordres de grandeur prati-

que. La pastille de diode peut avoir des dimensions latérales de l'ordre de 2,6 à 6 mm alors que le carré ouvert dans le masque 2 peut avoir des dimensions de l'ordre de 2 à 5,4 mm. L'épaisseur de la diode est de 5 l'ordre de 0,25 mm, l'épaisseur de la couche d'oxyde de l'ordre de 2 microns, l'épaisseur des métallisations 6 de l'ordre du micron, et l'épaisseur de la partie aplatie du fil d'électrode 7 de l'ordre de 0,35 mm. Un premier inconvénient de l'emploi d'électrodes du type 10 représenté en figures 1 et 2 réside dans le fait que le montage se fait après découpe des plaquettes de silicium en pastilles de diodes élémentaires. L'opération de positionnement de l'électrode sur la diode se fait généralement de façon manuelle. Il est extrêmement 15 difficile pour l'opérateur de placer l'électrode 7 de façon que le carré de base de l'électrode présente des côtés parallèles au carré de la couche métallisée 6. Il n'est d'ailleurs même pas souhaitable qu'un positionnement trop exact soit recherché car les durées d'opéra- 20 tions seraient alors trop longues. On arrive donc bien souvent à un positionnement relatif entre l'électrode et la diode du type de celui représenté en figure 2. En conséquence, pour éviter que la partie plane inférieure 9 du fil 7 ne recouvre l'affleurement de jonc- 25 tion entre les couches 1 et 3, la dimension du carré de base 9 de l'électrode est choisie nettement inférieure à la dimension du carré métallisé 6 et l'on arrive à un recouvrement imparfait de la zone métallisée et donc à un mauvais rendement car, en fonctionnement, une 30 partie de sa surface n'est pas utilisée. On notera d'ailleurs que, même si l'opération de pose du fil 7 sur la pastille de diode était automatisée, il serait bien difficile de résoudre le problème du parallélisme entre le carré de base de l'électrode et le carré 35 périphérique de la diode.

La même difficulté se pose, avec peut-être moins d'acuité pour des dispositifs de type mesa. En effet, il n'est alors pas souhaitable que l'électrode se prolonge au droit de la face latérale du composant, c'est-à-dire à peu de distance de l'affleurement latéral passivé de la jonction.

Ainsi un objet de la présente invention est de prévoir un nouveau procédé de montage de connexion sur un dispositif semiconducteur simple, économique, et facilement automatisable.

Pour atteindre ces objets ainsi que d'autres, la présente invention prévoit un procédé de fabrication et de montage d'une pastille semiconductrice de type planar formée par découpe à partir d'une plaquette comportant une pluralité de pastilles identiques selon lequel on forme dans la plaquette des zones de types de conductivité choisis en fonction du dispositif visé, une face de cette plaquette comprenant des affleurements de jonction superficiels ou étant proche d'un affleurement latéral de jonction et des métallisations superficielles principales correspondant à chaque pastille, ces métallisations ne recouvrant pas d'affleurement de jonction. Ce procédé comprend les étapes consistant à : appliquer contre la plaquette une grille munie d'ouvertures de dimensions correspondant aux métallisations principales, insérer dans les ouvertures des plots métalliques, souder les plots aux métallisations de la plaquette, enlever la grille et découper la plaquette en pastilles élémentaires.

Par ce procédé, on obtient une structure de connexion de l'électrode principale d'un dispositif semiconducteur comprenant une zone métallisée ne débordant pas au-dessus d'un affleurement de jonction comprenant en outre un plot métallique, ayant des dimensions peu inférieures à celles de la zone métallisée, soudé par

sa face inférieure à cette zone métallisée et soudable par sa face supérieure à un moyen de connexion. Le plot métallique sera par exemple un plot de cuivre d'une épaisseur de quelques dixièmes de millimètres.

5 Ce procédé s'applique notamment aux diodes, et aux métallisations principales de dispositifs semi-conducteurs de type planar à plusieurs électrodes telles que des transistors, des thyristors...

10 Ces objets, caractéristiques et avantages ainsi que d'autres de la présente invention seront exposés plus en détail dans la description suivante de modes de réalisation particuliers faite en relation avec les figures jointes parmi lesquelles :

15 les figures 1 et 2 représentent, respectivement en coupe et en perspective, une structure de montage de connexion selon l'art antérieur ;

la figure 3 représente une structure de connexion selon la présente invention ;

20 la figure 4 illustre une étape du procédé de fabrication d'une structure selon la présente invention ;

les figures 5 et 6 représentent de façon partielle et schématique des montages en boîtiers de structures selon l'invention.

25 On notera que dans ces diverses figures, aucune échelle n'est respectée ni à l'intérieur d'une figure, ni d'une figure à l'autre. En effet, conformément à la pratique courante dans l'illustration des dispositifs semiconducteurs, certaines dimensions ont été dilatées par rapport à d'autres pour permettre une meilleure illustration des éléments décrits.

30 La figure 3 représente en perspective et en coupe partielle une diode semiconductrice de type planar montée selon la présente invention.

35 Cette diode comprend un substrat 1 dans lequel on a formé une couche 3 diffusée, du type opposé à

celui du substrat, en utilisant un masque 2. La couche 3 est surmontée d'une zone métallisée 6, éventuellement un peu plus restreinte en utilisant un masque 10 complémentaire du masque 2. Sur la métallisation 6, est fixé par l'intermédiaire d'une couche de soudure 11, un plot métallique 12, par exemple du cuivre. Ce plot métallique épouse exactement la configuration de la couche métallique 6 avec éventuellement des dimensions très légèrement inférieures. Un fil d'électrode 13 est soudé au plot 12. Au lieu d'être fixée à un fil 13, la surface supérieure du plot de cuivre 12 pourrait par exemple être fixée à un radiateur de plus grande dimension. La partie du radiateur en débordement par rapport au plot de cuivre serait disposée suffisamment loin de la pastille semiconductrice pour ne pas y induire d'effets néfastes au-dessus de la jonction.

La figure 4 illustre une étape du procédé de fabrication selon la présente invention d'une structure telle que celle de la figure 3. Une plaquette semiconductrice 20 est d'abord traitée pour contenir des couches de types de conductivité alternés, propres à former une pluralité de dispositifs semiconducteurs identiques, par exemple des diodes comprenant des couches 3 de type de conductivité opposé à celui du substrat. Comme cela a déjà été illustré en figure 3, ces diodes portent chacune au-dessus de leurs couches 3 une métallisation 6, limitée par le masque 2 ayant servi à délimiter la couche 3 ou par un masque d'oxyde supplémentaire plus restreint 10. Une grille 21 en un matériau présentant sensiblement le même coefficient de dilatation thermique que le semiconducteur constitué par le substrat 20 (par exemple en molybdène si le substrat est en silicium) est placée sur la plaquette semiconductrice, elle-même disposée sur un support non repré-

senté. Cette grille est munie d'un ensemble de trous dont chacun a sensiblement la même configuration et la même dimension que chacune des métallisations 6. La grille est placée par rapport à la plaquette pour que les

5 trous en question se trouvent en regard des métallisations 6. Ensuite, la grille et la plaquette sont fixées l'une à l'autre par des moyens de fixation amovibles. Ensuite, des plots métalliques 12, par exemple des

10 plots de cuivre sont placés dans chacun des trous de la grille. Ceci peut être effectué par exemple en disposant l'ensemble plaquette/grille sur une table à

15 secousses et en y déversant les plots de cuivre. Chacun de ces plots est de préférence muni sur chacune de ses deux faces de couches de soudure. Ainsi, après une

20 étape thermique, chaque plot 12 est soudé sur la métallisation 6 correspondante. Puis, la grille 21 est enlevée et la plaquette découpée en pastilles semiconductrices

25 élémentaires. Le fait que les deux faces des plots métalliques 12 soient métallisées permet de simplifier l'opération d'insertion par secousses de ces plots

30 dans les ouvertures de la grille de sorte que de toute manière une face munie d'une couche de soudure se trouve en regard des métallisations 6. En outre, le dépôt préalable de soudure sur la face supérieure restant

35 libre permet de faciliter la fixation ultérieure d'une connexion 13 (voir figure 3).

L'un des avantages importants du procédé selon la présente invention réside dans le fait que l'ensemble des plots métalliques est fixé sur la plaquette avant

30 sa découpe en pastilles élémentaires. Ainsi, il est rentable industriellement d'effectuer l'opération d'alignement entre la grille et les motifs de la plaquette alors que l'opération consistant à fixer individuellement de façon convenable chaque plot sur une

35 pastille élémentaire serait trop longue et trop délicate pour être réalisée industriellement en fabrication.

La figure 5 représente de façon schématique un mode de montage d'une structure selon l'invention. Cette structure comprenant la diode 30 et le plot 31 est insérée entre deux pistons d'électrodes 32 et 33 servant de radiateurs. L'ensemble est noyé dans un isolant 34, couramment de la résine. En examinant la zone 35 entre les deux pistons, on peut voir un triple avantage de la présente invention. La présence du plot 31 maintient l'électrode 33 suffisamment éloignée de ladite électrode et de la pastille semiconductrice pour : premièrement, éviter les influences au niveau de l'affleurement de jonction, deuxièmement, éviter des "flash" entre électrodes, troisièmement et corrélativement, faciliter la pénétration de résine entre les électrodes et éviter la formation de bulles lors du moulage.

La figure 6 représente un autre mode de montage d'une structure selon l'invention. La pastille semiconductrice 30 est soudée par sa face principale opposée au plot 31 à une embase métallique 40. Un premier fil d'électrode 41 est solidaire de l'embase et un deuxième fil d'électrode 42 est solidaire du plot 31 et l'ensemble est noyé dans de la résine de la façon représentée (en écorché). On notera que le fil 42 est sensiblement parallèle au plan principal de l'embase 40, de la pastille 30 et du plot 31 ; ceci est possible grâce à la distance entre la face supérieure du plot et l'embase.

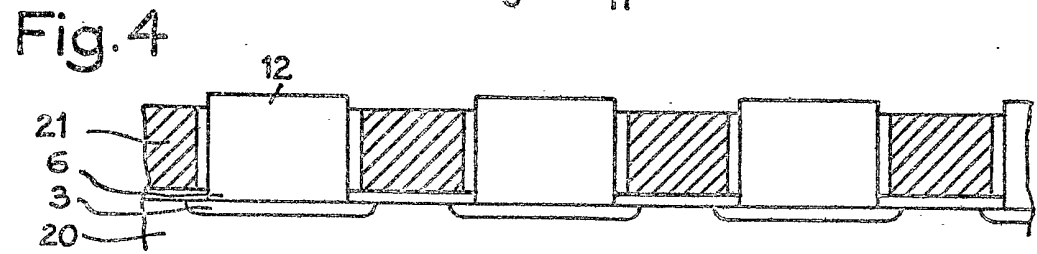
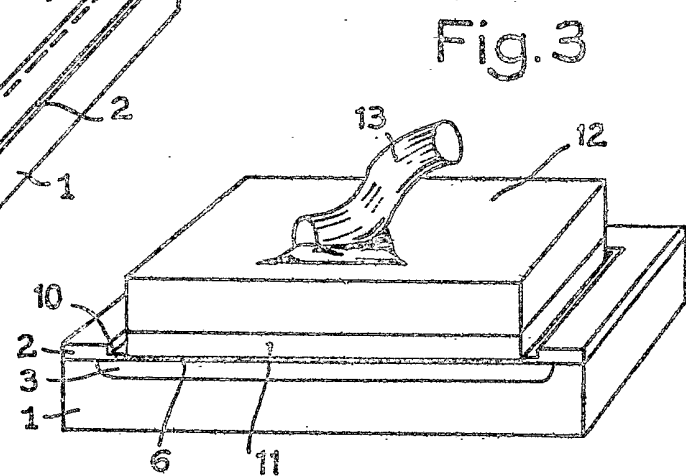
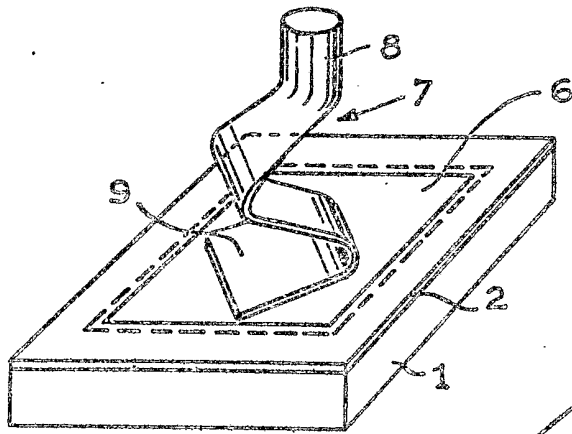
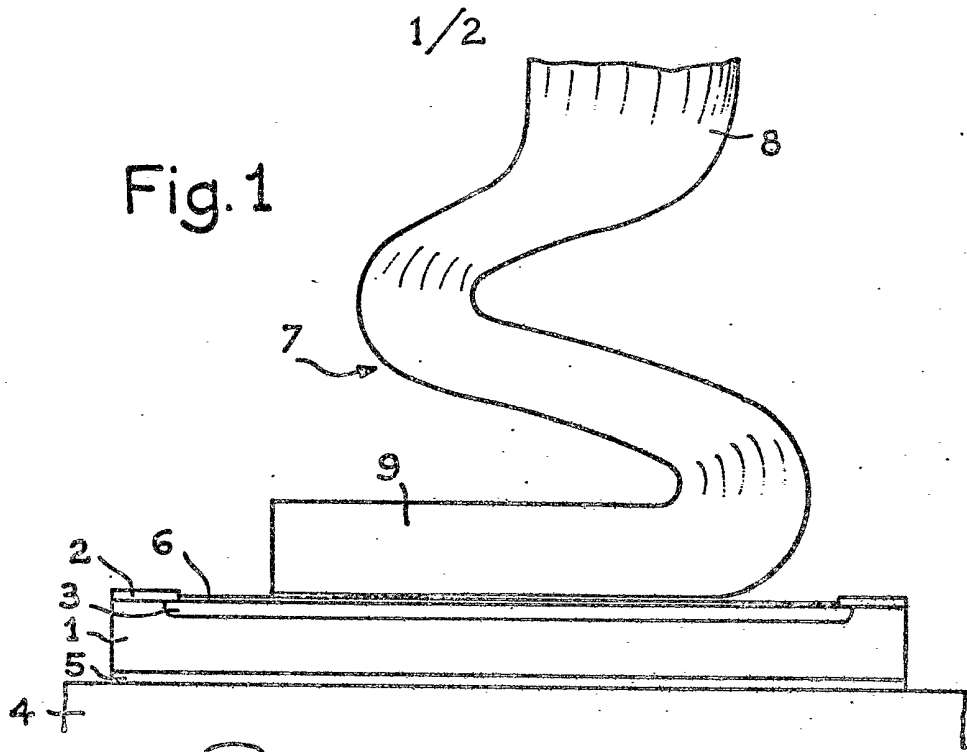
La présente invention n'est pas limitée aux modes de réalisation qui ont été explicitement décrits mais en comprend les diverses variantes et généralisations incluses dans le domaine des revendications ci-après. En particulier, la présente invention a été plus particulièrement décrite en relation avec des diodes ; elle s'applique aussi à des dispositifs à plus de deux bornes, en prévoyant dans les plots des encoches ou des perforations permettant le passage et la connexion sur la pastille d'une électrode supplémentaire.

REVENDEICATIONS

1. Procédé de fabrication et de montage d'une pastille semiconductrice, formée par découpe à partir d'une plaquette comportant une pluralité de pastilles identiques, selon lequel on forme dans la plaquette des zones de types de conductivité choisis en fonction des dispositifs visés, des métallisations superficielles principales correspondant à chaque pastille, ces métallisations ne recouvrant pas d'affleurements de jonction superficiels ou latéraux, caractérisé en ce qu'il comprend en outre les étapes suivantes :
- appliquer contre la plaquette une grille de même coefficient de dilatation munie d'ouvertures de dimensions correspondant aux métallisations principales,
 - insérer dans les ouvertures des plots métalliques,
 - souder les plots aux métallisations de la plaquette,
 - enlever la grille et découper la plaquette en pastilles élémentaires.
2. Procédé selon la revendication 1, dans lequel la plaquette est constituée à partir d'un substrat de silicium, caractérisé en ce que la grille est en molybdène.
3. Structure de connexion d'une électrode principale d'un dispositif semiconducteur comprenant une zone métallisée (6) ne débordant pas au-dessus d'un affleurement de jonction mais recouvrant la presque totalité de la surface du dispositif, caractérisée en ce qu'elle comprend en outre un plot d'un métal tel que du cuivre (12) ayant des dimensions peu inférieures à celles de la zone métallisée, soudé par sa face inférieure à la zone métallisée et par sa face supérieure à un moyen de connexion (13, 33, 42).
4. Structure de connexion selon la revendication

3, caractérisée en ce que le dispositif semiconducteur est une diode planar.

5 5. Structure selon la revendication 4, caractérisée en ce qu'un fil de connexion (42) est fixé au plot et est sensiblement parallèle au plan de la face principale du plot et de la pastille semiconductrice.



2/2

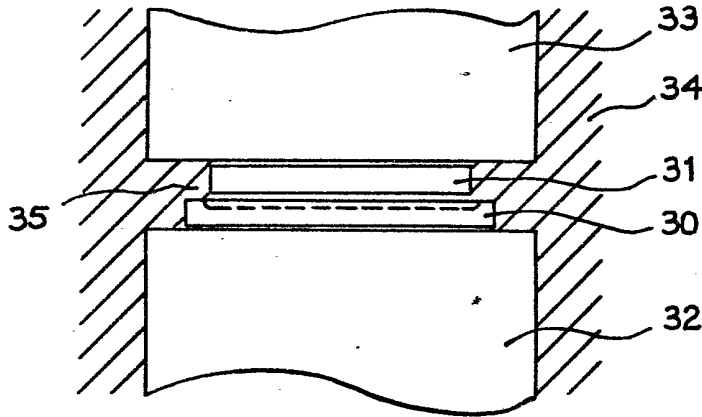


Fig. 5

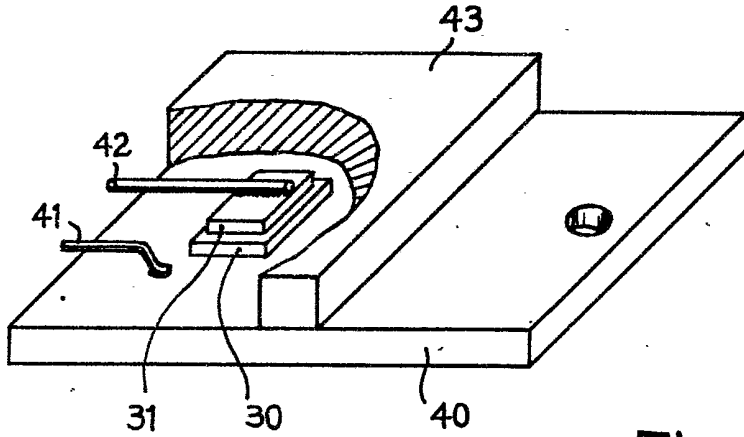


Fig. 6