



(12) 发明专利申请

(10) 申请公布号 CN 103841755 A

(43) 申请公布日 2014. 06. 04

(21) 申请号 201210486893. 6

(22) 申请日 2012. 11. 26

(71) 申请人 鸿富锦精密工业(深圳) 有限公司  
地址 518109 广东省深圳市宝安区龙华镇油  
松第十工业区东环二路 2 号  
申请人 鸿海精密工业股份有限公司

(72) 发明人 卫明 白家南 许寿国

(51) Int. Cl.  
H05K 1/11 (2006. 01)

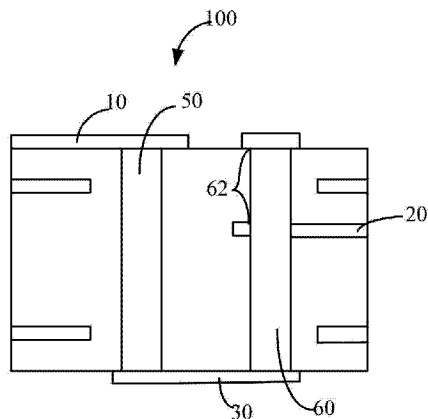
权利要求书1页 说明书2页 附图1页

(54) 发明名称

减小过孔残段的方法及利用该方法设计的印刷电路板

(57) 摘要

本发明提供一种减小过孔残段的方法及利用该方法设计的印刷电路板。该减小过孔残段的方法包括如下步骤:设计第一过孔,连接印刷电路板顶层与底层的走线;以及设计第二过孔,连接该印刷电路板底层与中间层的走线,其中该印刷电路板的层数为n,n为偶数,该中间层小于或等于n/2层。本发明中,在中间层小于或等于n/2层时,增加一个过孔能够减小过孔残段,从而增加了信号的品质,达到了良好的信号完整性需求,同时也在保证信号品质的前提下,降低生产成本。



1. 一种减小过孔残段的方法,其特征在于,该方法包括如下步骤:  
设计第一过孔,连接印刷电路板顶层与底层的走线;以及  
设计第二过孔,连接该印刷电路板底层与中间层的走线,其中该印刷电路板的层数为 $n$ , $n$ 为偶数,该中间层小于或等于 $n/2$ 层。
2. 一种采用权利要求1的减小过孔残段的方法设计的印刷电路板,其特征在于,该印刷电路板包括:  
第一过孔,连接该印刷电路板的顶层与底层的走线;以及  
第二过孔,连接该印刷电路板的底层与中间层的走线,其中该印刷电路板的层数为 $n$ , $n$ 为偶数,该中间层小于或等于 $n/2$ 层。

## 减小过孔残段的方法及利用该方法设计的印刷电路板

### 技术领域

[0001] 本发明涉及一种印刷电路板设计方法,尤其涉及一种减小过孔残段的方法及利用该方法设计的印刷电路板。

### 背景技术

[0002] 在多层印刷电路板(Printed Circuit Board, PCB)设计中,由于多层印刷电路板具有高厚度的特性,使得换层高速信号在过孔(导通过孔或连接器过孔)中会有多余的残段,参阅图 1 所示。

[0003] 由于过孔残段会使信号线阻抗产生较大变化,而且过孔残段的信号反射效应也使得信号造成失真及能量损失。目前业界所使用的过孔残段去除方法主要有以下两种:

[0004] 1. 利用盲孔、埋孔制造技术去除过孔残段;

[0005] 2. 在印刷电路板制造完成后利用反钻(Back-drilling)技术将过孔残段孔壁内的镀铜挖除。

[0006] 上述两种方法虽能完全去除过孔残段,但会增加生产成本 50% 以上,并且,实施反钻技术也较为困难。

### 发明内容

[0007] 有鉴于此,本发明提供一种减小过孔残段的方法及利用该方法设计的印刷电路板,以解决上述技术问题。

[0008] 该减小过孔残段的方法包括如下步骤:设计第一过孔,连接印刷电路板顶层与底层的走线;以及设计第二过孔,连接该印刷电路板底层与中间层的走线,其中该印刷电路板的层数为  $n$ ,  $n$  为偶数,该中间层小于或等于  $n/2$  层。

[0009] 利用该方法设计的印刷电路板包括:第一过孔,连接印刷电路板的顶层与底层的走线;以及第二过孔,连接该印刷电路板的底层与中间层的走线,其中该印刷电路板的层数为  $n$ ,  $n$  为偶数,该中间层小于或等于  $n/2$  层。

[0010] 相较于现有技术,在本发明中,在该中间层小于或等于  $n/2$  层时,增加一个过孔能够减小过孔残段,即增加了信号的品质,达到了良好的信号完整性需求,同时也在保证信号品质的前提下,降低了生产成本。

### 附图说明

[0011] 图 1 是印刷电路板中过孔残段的示意图。

[0012] 图 2 是本实施方式中采用增加一个过孔减小过孔残段的示意图。

[0013] 主要元件符号说明

[0014]

印刷电路板	100
顶层	10
中间层	20
底层	30
过孔	40
过孔残段	42
第一过孔	50
第二过孔	60
过孔残段	62

[0015] 如下具体实施方式将结合上述附图进一步说明本发明。

#### 具体实施方式

[0016] 如图 1 所示,是印刷电路板 100 中过孔残段的示意图。该印刷电路板 100 包括顶层 10、中间层 20、底层 30、过孔 40 及过孔残段 42。从图 1 中可以看出,过孔走线从顶层 10 至中间层 20,从中间层 20 至底层 30 的过孔残段 42 较长。

[0017] 如图 2 所示,是实施方式中通过增加一个过孔减小过孔残段的示意图。该方法为:设计第一过孔 50,连接顶层 10 与底层 30 的走线;以及设计第二过孔 60,连接底层 30 与中间层 20 的走线。在本实施方式中,印刷电路板 100 的层数为  $n$ ,其中  $n$  为偶数,中间层 20 小于或等于  $n/2$  层。从图 2 中可以看出,在中间层 20 小于或等于  $n/2$  层时,通过增加一个过孔 60,过孔残段 62 较过孔残段 42 短,即,增加一个过孔 60 可减小过孔残段,从而增加了信号的品质,达到了良好的信号完整性需求,同时也在保证信号品质的前提下,降低了生产成本。

[0018] 最后应说明的是,以上实施例仅用以说明本发明的技术方案而非限制,尽管参照较佳实施例对本发明进行了详细说明,本领域的普通技术人员应当理解,可以对本发明的技术方案进行修改或等同替换,而不脱离本发明技术方案的精神和范围。

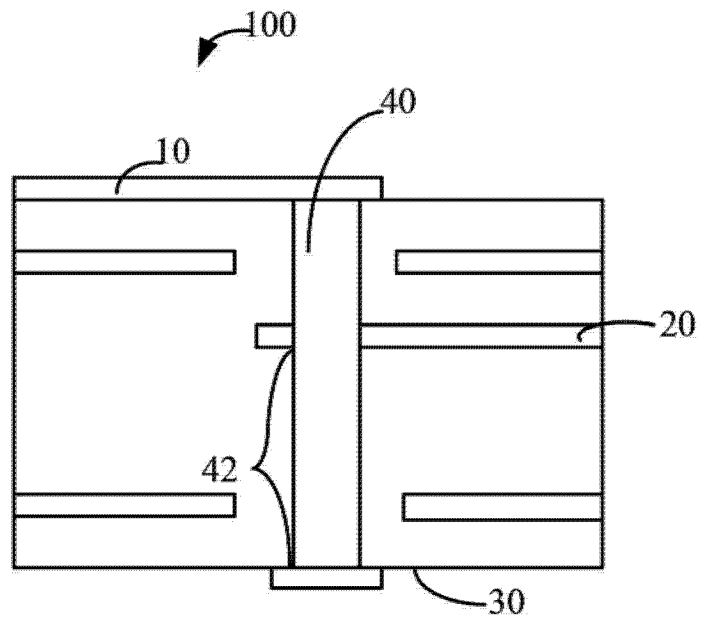


图 1

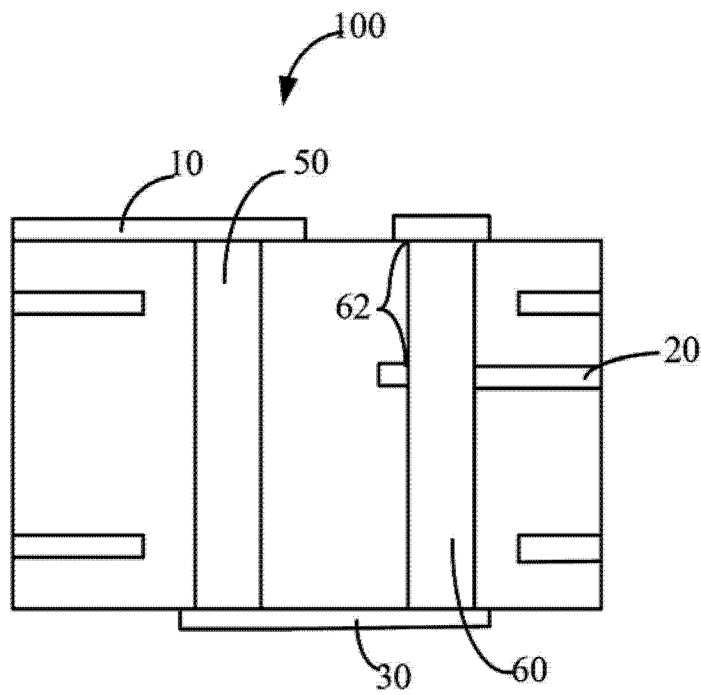


图 2